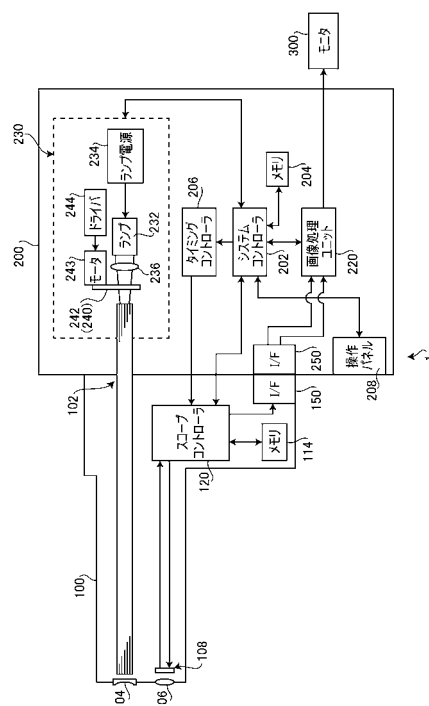




【特許請求の範囲】

【請求項 1】

電子内視鏡から L V D S 信号を受信するインタフェースを備える電子内視鏡用プロセッサであって、

前記インタフェースは、

前記 L V D S 信号と位相比較を行って、該 L V D S 信号にロックする P L L と、

前記 P L L を制御する P L L 制御部と、

前記 L V D S 信号をパラレル信号に変換するパラレル変換部と、を有し、

前記 P L L は、前記 L V D S 信号に基づいてウインドウ信号を生成し、

前記 P L L 制御部は、前記ウインドウ信号のウインドウ位置における前記 L V D S 信号の立ち上がりのみに基づいて位相比較を行うよう前記 P L L を制御するものであり、

前記ウインドウ位置は、前記ウインドウ信号が H i g h の領域であり、

前記 P L L 制御部は、前記ウインドウ位置を前記 L V D S 信号に含まれ得るジッタの影響が少ない位置に設定することを特徴とする、電子内視鏡用プロセッサ。

10

【請求項 2】

前記 P L L 制御部は、前記 L V D S 信号の立ち上がりと前記ウインドウ信号の立ち上がりまたは立下りが一致しないように、前記ウインドウ位置を設定する、請求項 1 に記載の電子内視鏡用プロセッサ。

【請求項 3】

前記 P L L 制御部は、前記 P L L のロックが外れるまで、前記ウインドウ信号の位相をシフトして、該シフトの回数に基づいて前記ウインドウ位置を設定する、請求項 1 または 2 に記載の電子内視鏡用プロセッサ。

20

【請求項 4】

前記 P L L 制御部は、(前記シフトの回数 $\times 1/2$) だけ前記ウインドウ信号の位相をシフトして、前記ウインドウ位置を設定する、請求項 3 に記載の電子内視鏡用プロセッサ。

【請求項 5】

前記 P L L 制御部は、前記 P L L のロックが外れるまで、前記ウインドウ信号の位相を U P 方向にシフトし、前記 P L L のロックが外れると、前記ウインドウ信号の位相を D O W N 方向にシフトし、再び前記 P L L のロックが外れると、(前記 D O W N 方向へのシフトの回数 $\times 1/2$) だけ前記ウインドウ信号の位相を U P 方向へシフトして、前記ウインドウ位置を設定する、請求項 1 または 2 に記載の電子内視鏡用プロセッサ。

30

【請求項 6】

前記ウインドウ信号は、前記 L V D S 信号における前記クロックと異なるデューティ比を有する、請求項 1 から 5 のいずれか一項に記載の電子内視鏡用プロセッサ。

【請求項 7】

前記 P L L 制御部は、前記 P L L のダイナミック位相シフトを用いて、前記ウインドウ信号の位相をシフトさせることを特徴とする、請求項 2 から 6 のいずれか一項に記載の電子内視鏡用プロセッサ。

【請求項 8】

前記インタフェースは、F P G A で構成されることを特徴とする、請求項 1 から 7 のいずれか一項に記載の電子内視鏡用プロセッサ。

40

【請求項 9】

前記 L V D S 信号を生成して送信するインタフェースを備える電子内視鏡と、

請求項 1 から 8 のいずれか一項に記載の電子内視鏡用プロセッサと、からなる電子内視鏡システム。

【請求項 10】

L V D S 信号を受信するインタフェースを備える画像処理装置であって、

前記インタフェースは、

前記 L V D S 信号と位相比較を行って、該 L V D S 信号にロックする P L L と、

50

前記 PLL を制御する PLL 制御部と、

前記 LVDS 信号をパラレル信号に変換するパラレル変換部と、を有し、

前記 PLL は、前記 LVDS 信号に基づいてウインドウ信号を生成し、

前記 PLL 制御部は、前記ウインドウ信号のウインドウ位置における前記 LVDS 信号の立ち上がりのみに基づいて位相比較を行うよう前記 PLL を制御するものであり、

前記ウインドウ位置は、前記ウインドウ信号が High の領域であり、

前記 PLL 制御部は、前記ウインドウ位置を前記 LVDS 信号に含まれ得るジッタの影響が少ない位置に設定することを特徴とする、画像処理装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、電子内視鏡で撮像された画像を処理するための電子内視鏡用プロセッサ、該電子内視鏡用プロセッサおよび電子内視鏡からなる電子内視鏡システム、ならびに画像処理装置に関する。

【背景技術】

【0002】

従来、患者の体腔内に細径で長尺の挿入部を挿入することにより、対象部位の観察および撮像を行うことができる電子内視鏡システムが広く用いられている。電子スコープの挿入部先端には撮像素子（CCD イメージセンサや CMOS イメージセンサなど）および照明光を体腔内に照射するためのライトガイドが設けられている。対象部位によって反射された光は、撮像素子によって光電変換されて画像信号として出力され、電子スコープと接続されるビデオプロセッサによって映像信号処理が施され、モニタに表示される。

20

【0003】

また、電子スコープおよびプロセッサ間のインタフェースとして、LVDS（Low Voltage Differential Signaling）伝送を用いることが知られている。LVDS 伝送を用いた電子内視鏡システムの一例が特許文献 1 に記載される。LVDS 伝送では、電子スコープとプロセッサの間を 2 本の配線からなる差動伝送路で結び、電子スコープはこの伝送路を使って、振幅が比較的小さい LVDS 信号（クロックおよびデータ）をプロセッサに送る。プロセッサ側では、PLL（Phase Locked Loop）を用いて、電子スコープから受信した LVDS 信号に同期する内部クロックを使用して、LVDS 信号に対してパラレル変換などの処理を行い、画像信号を取得する。

30

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2012 - 11144 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献 1 に記載される電子内視鏡システムでは、クロックとデータとが別々の差動伝送路でプロセッサに送られる構成となっているが、ケーブル数の削減および内視鏡の細径化のために、クロックにデータを多重化して一つの差動伝送路で送ることも可能である。このようにクロックにデータが多重化される場合、プロセッサ側の PLL では、多重化された信号に含まれるクロックのみを抽出して、適切な位相比較を行うことが求められる。また、一般的に、LVDS 伝送を用いてインタフェースを実現する場合には、専用の IC（Integrated Circuit）や FPGA（Field Programmable Gate Array）を用いる構成となっている。しかしながら、専用 IC を用いる場合には、専用 IC が製造中止となった場合に設計変更を行う必要がある。また、電子スコープのケーブル長、高周波処置具によるノイズ、温度や湿度の変化（ランプ点灯によるシステムの温度上昇）、使用する IC のばらつき、信号ひずみによるスレッシュホールドのばらつき、電子スコープの挿抜、または他機種

40

50

また、FPGAを用いた場合には、引き込みの周波数帯域の制限されるため、LVDS信号に含まれるジッタ量によっては、PLLのロックが外れてしまうことがある。

【0006】

本発明は上記の事情に鑑みてなされたものであり、本発明の目的は、LVDS信号にジッタが生じた場合にも、PLLのロックが外れることを防ぐことが可能な電子内視鏡用プロセッサ、電子内視鏡システムおよび画像処理装置を提供することである。

【課題を解決するための手段】

【0007】

本発明の実施形態によれば、電子内視鏡からLVDS信号を受信するインタフェースを備える電子内視鏡用プロセッサであって、インタフェースは、LVDS信号と位相比較を行って、該LVDS信号にロックするPLLと、PLLを制御するPLL制御部と、LVDS信号をパラレル信号に変換するパラレル変換部と、を有する電子内視鏡用プロセッサが提供される。また、本発明のPLLは、LVDS信号に基づいてウインドウ信号を生成し、PLL制御部は、ウインドウ信号のウインドウ位置におけるLVDS信号の立ち上がりのみに基づいて位相比較を行うようPLLを制御するものである。また、ウインドウ位置は、ウインドウ信号がHighの領域であり、PLL制御部は、ウインドウ位置をLVDS信号に含まれ得るジッタの影響が少ない位置に設定することを特徴とする。

【0008】

このような構成によれば、予めLVDS信号に生じるジッタ量を考慮してウインドウ信号の位相（ウインドウ位置）が設定されるため、実際にジッタが発生した場合もPLLのロック状態を維持することが可能となり、安定してLVDS信号を受信することができる。

【0009】

また、PLL制御部は、LVDS信号の立ち上がりとウインドウ信号の立ち上がりまたは立下りが一致しないように、ウインドウ位置を設定しても良い。

【0010】

また、PLL制御部は、PLLのロックが外れるまで、ウインドウ信号の位相をシフトして、該シフトの回数に基づいてウインドウ位置を設定しても良く、（シフトの回数 $\times 1/2$ ）だけウインドウ信号の位相をシフトして、ウインドウ位置を設定しても良い。

【0011】

また、PLL制御部は、PLLのロックが外れるまで、ウインドウ信号の位相をUP方向にシフトし、PLLのロックが外れると、ウインドウ信号の位相をDOWN方向にシフトし、再びPLLのロックが外れると、（DOWN方向へのシフトの回数 $\times 1/2$ ）だけウインドウ信号の位相をUP方向へシフトして、ウインドウ位置を設定しても良い。

【0012】

また、ウインドウ信号は、LVDS信号におけるクロックと異なるデューティ比を有しても良い。また、PLL制御部は、PLLのダイナミック位相シフトを用いて、ウインドウ信号の位相をシフトさせても良い。さらに、インタフェースは、FPGAで構成されても良い。

【0013】

また、本発明により、LVDS信号を生成して送信するインタフェースを備える電子内視鏡と、上記いずれかの電子内視鏡用プロセッサと、からなる電子内視鏡システムが提供される。

【0014】

さらに、本発明により、LVDS信号を受信するインタフェースを備える画像処理装置であって、インタフェースは、LVDS信号と位相比較を行って、該LVDS信号にロックするPLLと、PLLを制御するPLL制御部と、LVDS信号をパラレル信号に変換するパラレル変換部と、を有する画像処理装置が提供される。また、本発明のPLLは、LVDS信号に基づいてウインドウ信号を生成し、PLL制御部は、ウインドウ信号のウインドウ位置におけるLVDS信号の立ち上がりのみに基づいて位相比較を行うようPLL

10

20

30

40

50

Lを制御するものである。また、ウインドウ位置は、ウインドウ信号がHighの領域であり、PLL制御部は、ウインドウ位置をLVD S信号に含まれ得るジッタの影響が少ない位置に設定することを特徴とする。

【発明の効果】

【0015】

以上のように、本発明によれば、LVD S信号にジッタが生じた場合にも、PLLのロックが外れることを防ぐことができ、観察画像の喪失を防ぐことが可能となる。

【図面の簡単な説明】

【0016】

【図1】本発明の実施形態に係る電子内視鏡システムの概略構成を示すブロック図である。

10

【図2】本発明の実施形態に係るプロセッサ側インタフェースの概略構成を示すブロック図である。

【図3】本発明の実施形態に係るプロセッサ側インタフェースにおける各信号のタイミングチャートである。

【図4】本発明の実施形態におけるウインドウ位置設定処理の流れを示すフローチャートである。

【図5】ウインドウ位置設定処理の各ステップにおけるタイミングチャートである。

【発明を実施するための形態】

【0017】

20

以下、本発明の実施の形態について図面を用いて詳細に説明する。

【0018】

図1は、本発明の実施形態に係る電子内視鏡システム1の概略構成を示すブロック図である。図1に示すように、本実施形態の電子内視鏡システム1は、電子スコープ100、電子内視鏡用プロセッサ200およびモニタ300を備えている。

【0019】

電子内視鏡用プロセッサ200は、システムコントローラ202やタイミングコントローラ206を備えている。システムコントローラ202は、メモリ204に記憶された各種プログラムを実行し、電子内視鏡システム1の全体を統合的に制御する。また、システムコントローラ202は、操作パネル208に入力されるユーザ（術者又は補助者）からの指示に応じて、電子内視鏡システム1の各種設定を変更する。タイミングコントローラ206は、各部の動作のタイミングを調整するクロックパルス電子内視鏡システム1内の各種回路に出力する。

30

【0020】

また、電子内視鏡用プロセッサ200は、電子スコープ100のLCB（Light Carrying Bundle）102に白色光束である照明光を供給する光源装置230を備えている。光源装置230は、ランプ232、ランプ電源234、集光レンズ236及び調光装置240を備えている。ランプ232は、ランプ電源234から駆動電力の供給を受けて照明光を放射する高輝度ランプであり、例えば、キセノンランプ、メタルハライドランプ、水銀ランプ又はハロゲンランプが使用される。ランプ232が放射した照明光は、集光レンズ236により集光された後、調光装置240を介してLCB102に導入される。

40

【0021】

調光装置240は、システムコントローラ202の制御に基づいてLCB102に導入する照明光の光量を調整する装置であり、絞り242、モータ243及びドライバ244を備えている。ドライバ244は、モータ243を駆動するための駆動電流を生成して、モータ243に供給する。絞り242は、モータ243によって駆動され、照明光が通過する開口を変化させて、開口を通過する照明光の光量を調整する。

【0022】

入射端からLCB102に導入された照明光は、LCB102内を伝播し、電子スコープ100の先端に配置されたLCB102の出射端から出射して、配光レンズ104を介

50

して被写体に照射される。被写体からの反射光は、対物レンズ 106 を介して CCD (Charge-Coupled Device) 108 の受光面上で光学像を結ぶ。

【0023】

CCD 108 は、各種フィルタが受光面に配置された単板式カラー CCD イメージセンサであり、受光面上で結像した光学像に応じた 3 原色 R, G, B 各色の撮像信号を生成する。生成された撮像信号は、スコープコントローラ 120 においてデジタル画像信号に変換され、スコープ側 I/F (インタフェース) 150 に入力される。スコープ側 I/F 150 は、デジタル画像信号をシリアル信号に変換するとともに、クロック発振器にて発生したクロックに多重化し、LVDS 信号として電子内視鏡用プロセッサ 200 に送る。また、スコープコントローラ 120 は、メモリ 114 (ROM または不揮発性メモリ) にアクセスして電子スコープ 100 の固有情報を読み出す。メモリ 114 に記録される電子スコープ 100 の固有情報には、例えば CCD 108 の画素数、感度、および動作可能なフレームレートなどが含まれる。スコープコントローラ 120 は、メモリ 114 から読み出した固有情報をシステムコントローラ 202 に出力する。

10

【0024】

システムコントローラ 202 は、電子スコープ 100 の固有情報に基づいて各種演算を行い、制御信号を生成する。システムコントローラ 202 は、生成した制御信号を用いて、電子内視鏡用プロセッサ 200 に接続された電子スコープ 100 に適した処理がなされるように、電子内視鏡用プロセッサ 200 内の各種回路の動作やタイミングを制御する。

【0025】

20

プロセッサ側 I/F (インタフェース) 250 は、スコープ側 I/F 150 から受信した LVDS 信号をパラレルの画像信号に変換し、画像処理ユニット 220 に送る。画像処理ユニット 220 は、システムコントローラ 202 による制御の下、プロセッサ側 I/F 250 から送られてくる画像信号に基づいて、モニタ表示するためのビデオ信号を生成し、モニタ 300 に出力する。術者は、モニタ 300 に表示された内視鏡画像を確認しながら例えば消化管内の観察や治療を行う。

【0026】

次に、本実施形態のプロセッサ側 I/F 250 における LVDS 信号の受信処理について図 2 および図 3 を参照して詳述する。図 2 は、プロセッサ側 I/F 250 の概略構成を示すブロック図である。プロセッサ側 I/F 250 は、電子スコープ 100 からの LVDS 信号を受信するインタフェースであり、FPGA (Field Programmable Gate Array) によって構成される。図 2 に示されるように、プロセッサ側 I/F 250 は、PLL (Phase Locked Loop) 251、PLL 制御部 252、およびシリアル/パラレル変換部 253 からなる。PLL 251 は、PLL 制御部 252 の制御に従い、LVDS 信号のクロックと位相比較を行って内部クロックの位相と周波数を LVDS 信号のクロックと同期する。シリアル/パラレル変換部 253 は、PLL 制御部 252 の制御に従い、PLL 251 で生成される内部クロックに基づいて、LVDS 信号をパラレル信号に変換する。

30

【0027】

図 3 は、プロセッサ側 I/F 250 における各信号を示すタイミングチャートである。図 3 (a) は、PLL 251 が LVDS 信号にロックする前、すなわちロック待ち状態における各信号を示す。また、図 3 (b) は、PLL 251 が LVDS 信号にロックされた後の各信号を示す。まず、患者の体腔内の観察を開始するために、電子スコープ 100 が電子内視鏡用プロセッサ 200 に接続されると、スコープ側 I/F 150 から LVDS 信号が送信される。ここで送信される LVDS 信号は、図 3 (a) に示されるように、デューティ比が 50 : 50 の基準クロックであり、画像信号のデータは含まれていない。PLL 251 は、LVDS 信号の基準クロックの立ち上がり (図 3 (a) において楕円で示す部分) を基準に位相比較を行い、基準クロックを逡倍した内部クロックを同期させる。そして、PLL が基準クロックにロックすると、SYNC 信号が立ち下げられる。

40

【0028】

図 3 (b) に示されるように、SYNC 信号の立ち下がりに応じて、スコープ側 I/F

50

150より、基準クロックに画像信号のデータが多重化されたLVDS信号が送られる。本実施形態では、スタートビット(S)およびエンドビット(E)を含む20ビットのデータがクロックに多重化される。多重化されたデータは、PLL251の内部クロックに基づいて読み出され、シリアル/パラレル変換部253によってパラレル信号へ変換される。

【0029】

ここで、図3(b)に示されるように、データが基準クロックに多重化されたLVDS信号を受信する場合に、PLL251がLVDS信号に含まれるデータの各立ち上がりエッジを基準に位相比較を行うと、基準クロックと同期できなくなってしまう。そのため、本実施形態では、多重化されたLVDS信号を受信する場合には、LVDS信号におけるスタートビットの立ち上がりのみ(図3(b)において楕円で示す部分)を見て位相比較を行うようPLL251が制御される。

10

【0030】

具体的には、基準クロックに対して、スタートビットの立ち上がりのみを有効にするようなウィンドウ信号を用いて位相比較を行うようPLL251が制御される。ウィンドウ信号には、PLL251の出力の一つ(例えばPFDENA信号)が用いられ、基準クロックのデューティ比を90:10(データ2ビット分を含むように)に変更して生成される。本実施形態では、PLL251が最初にロックされた状態において、ウィンドウ信号の立ち下がり、基準クロックの立ち上がりが一致する。そして、ウィンドウ信号はPLL251にフィードバックされ、PLL251において、ウィンドウ信号が“H(High)”の場合におけるLVDS信号の立ち上がりのみを見て、位相比較を行う。これにより、クロックとデータが多重化された場合も、適切に基準クロックとの位相比較を行うことが可能となる。

20

【0031】

また、LVDS信号には様々な要因により、ジッタが生じる場合がある。ジッタが生じた場合、ウィンドウ信号の“H”の領域(以下、「ウィンドウ位置」という)が、LVDS信号のスタートビットの立ち上がり位置からずれてしまい、PLL251のロックが外れてしまう可能性がある。そのため、本実施形態では、LVDS信号に生じるジッタの影響を考慮して、ウィンドウ信号のウィンドウ位置を設定する構成となっている。

【0032】

30

図4および図5を参照して、本実施形態のウィンドウ位置設定処理について説明する。図4は、PLL制御部252の制御に従いPLL251によって実行される。まず、電子スコープ100が電子内視鏡用プロセッサ200に接続されると、プロセッサ側I/F250においてFPGAの各種設定などの初期動作を行う(S1)。また、初期動作において、後述するカウンタmの値が「0」に設定される。初期動作が完了すると、PLL251にて、スコープ側I/F150から送信されるLVDS信号を受信する(S2)。ここで受信するLVDS信号は、図3(a)に示されるように、データを含まない基準クロックである。PLL251は、受信した基準クロックと位相比較を行って、ロックする(S3)。そして、基準クロックに基づいてウィンドウ信号が生成される。この場合のLVDS信号とウィンドウ信号を図5(a)に示す。図5(a)に示されるように、PLL251が最初にロックされた状態においては、ウィンドウ信号の立ち下がり、基準クロックの立ち上がりが一致している。

40

【0033】

続いて、ウィンドウ信号の位相を1ステップ分、UP方向にシフトする(S4)。具体的には、PLL251のダイナミック位相シフト機能を用いて、ウィンドウ信号の位相をシフトする。ダイナミック位相シフトでは、まず、位相を変更したいカウンタを指定する。本実施形態の場合、ウィンドウ信号(PFDENA信号)のカウンタを指定する。続いて、位相シフトの方向をUP方向に指定する。これらが設定されると、ウィンドウ信号の周期の1/8を1ステップとして、ウィンドウ信号の位相がシフトされる。この場合のLVDS信号とウィンドウ信号を図5(b)に示す。図5(b)に示されるように、ウイン

50

ドウ信号の位相をシフトすることで、ウインドウ位置がUP方向に移動する。この場合、ウインドウ信号のウインドウ位置にLVDS信号の立ち上がりが存在するため、PLL251はロックされた状態のままである。

【0034】

続いて、PLL251のロックが解除されたか否かを判断する(S5)。ここで、PLL251のロックが解除されていない場合は(S5:NO)、S4に戻り、ウインドウ信号の位相をさらに1ステップ分、UP方向にシフトする。このようにPLL251がロックされている間、S4の処理が繰り返される。そして、ウインドウ信号の位相がUP方向にシフトされたことにより、図5(c)に示されるように、LVDS信号の立ち上がりがウインドウ信号のウインドウ位置からずれてしまうと、PLL251のロックが解除される(S5:YES)。

10

【0035】

PLL251のロックが解除されると(S5:YES)、今度はウインドウ信号の位相を1ステップ分、DOWN方向にシフトする(S6)。S6では、シフト方向をDOWN方向とすることを除いてS4と同様のダイナミック位相シフトが行われる。S6にてウインドウ信号の位相をDOWN方向にシフトした場合のLVDS信号およびウインドウ信号を図5(d)に示す。図5(d)に示されるように、ウインドウ信号の位相をDOWN方向にシフトしてウインドウ位置を移動することにより、LVDS信号の立ち上がりがウインドウ位置内に存在するようになる。これにより、再びPLL251がLVDS信号の基準クロックにロックする。

20

【0036】

続いて、PLL251のロックが解除されたか否かを判断する(S7)。ここで、PLL251のロックが解除されていない場合は(S7:NO)、カウンタmに1が追加される(S8)。その後、S6に戻り、ウインドウ信号の位相をさらに1ステップ分、DOWN方向にシフトする。そして、PLL251がロックされている間、S8およびS7の処理が繰り返される。これにより、カウンタmの値は、DOWN方向にシフトしたステップ数を示す。そして、ウインドウ信号の位相がDOWN方向にシフトされたことにより、図5(e)に示されるようにLVDS信号の立ち上がりがウインドウ位置からずれてしまうと、PLL251のロックが解除される(S7:YES)。

【0037】

30

PLL251のロックが解除された場合(S7:YES)、ウインドウ信号の位相を($m \times 1/2$)ステップ分、UP方向にシフトする(S9)。例えば、ウインドウ信号の位相が4ステップ、DOWN方向にシフトされた場合、カウンタmの値は4である。そして、S9では、ウインドウ信号の位相を($m \times 1/2$)ステップ分、すなわち2ステップ分、UP方向にシフトする。これにより、図5(f)に示されるように、ウインドウ信号のウインドウ位置にLVDS信号の立ち上がりが存在するように、ウインドウ信号の位相がシフトされる。これにより、再びPLL251がLVDS信号の基準クロックにロックする。そして、このときのウインドウ位置を最終的なウインドウ位置とする。

【0038】

40

S9においてウインドウ信号のウインドウ位置が設定されると、スコープ側I/F150にPLL251がロックしたことを通知するSYNC信号を送信する(S10)。これにより、スコープ側I/F150から、図3(b)に示される画像信号のデータが多重化されたLVDS信号が送信される。そして、PLL251にて受信した画像信号は、PLL制御部252の制御に従い、シリアル/パラレル変換部223にて、パラレル信号に変換され、画像処理ユニット220に送られる(S11)。

【0039】

上記のように、本実施形態では、あらかじめLVDS信号に生じるジッタの影響を考慮して、ウインドウ信号の位相(ウインドウ位置)を、安定してLVDS信号の立ち上がりを検出できる位置に設定することができる。これにより、図5(a)に示される状態(LVDS信号の立ち上がりとウインドウ信号の立下りが一致している状態)に比べて、LV

50

D S 信号の立ち上がり位置がジッタによって U P 方向または D O W N 方向にずれた場合にも、P L L 2 5 1 のロックが外れることを防ぐことができる。これにより、安定して L V D S 信号を受信することができ、観察画像を喪失してしまうことを防ぐことが可能となる。

【 0 0 4 0 】

以上が本発明の実施形態の説明であるが、本発明は、上記の構成に限定されるものではなく、本発明の技術的思想の範囲において様々な変形が可能である。例えば、上記実施形態における電子内視鏡用プロセッサ 2 0 0 は、電子スコープ 1 0 0 によって取得された画像を処理する画像処理装置と、自然光の届かない体腔内を、電子スコープ 1 0 0 を介して照射するための光源を備える光源装置 2 3 0 とを一体に備えた装置であるが、光源装置 2 3 0 を別体として構成してもよい。また、ウインドウ信号の位相を U P 方向または D O W N 方向へシフトする場合のシフト量は、上記実施形態の例に限定されるものではなく、適宜設定可能である。

10

【 0 0 4 1 】

さらに、ウインドウ信号のウインドウ位置は、少なくとも L V D S 信号の立ち上がりとウインドウ信号の立ち上がりまたは立下りが一致しない位置であれば良く、上記実施形態の例以外に様々な方法で設定することが可能である。例えば、ウインドウ信号の位相を U P 方向にシフトしたステップ数をカウントし、P L L 2 5 1 のロックが外れた場合に、(該カウント $\times 1/2$) ステップ分、D O W N 方向へシフトさせ、この状態のウインドウ位置を最終的なウインドウ位置としても良い。また、接続される電子スコープ 1 0 0 の機種などに応じて、ウインドウ信号の位相をシフトするステップ数を予め記憶しておくことや、L V D S 信号に含まれるジッタの特性 (U P 方向にずれやすい、または D O W N 方向にずれやすい、など) に基づいて、ウインドウ位置を設定しても良い。

20

【 符号の説明 】

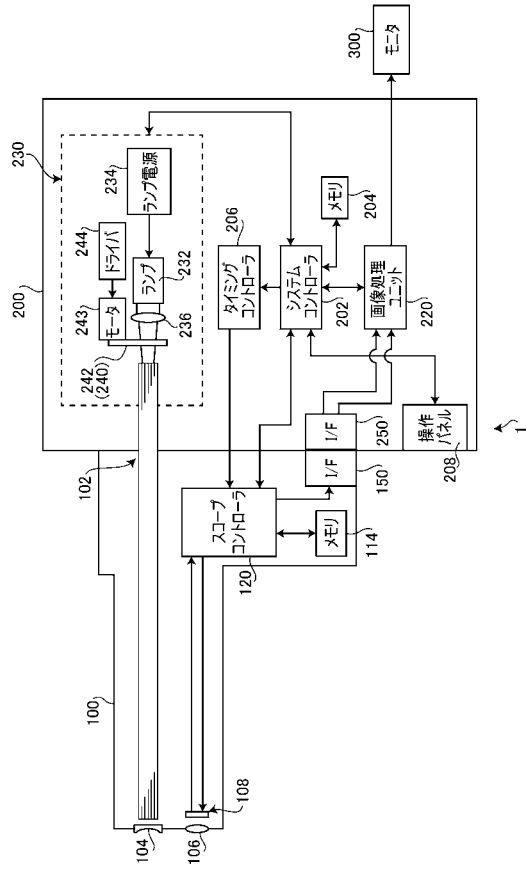
【 0 0 4 2 】

- 1 電子内視鏡システム
- 1 0 0 電子スコープ
- 1 0 8 C C D
- 1 1 4 メモリ
- 1 2 0 スコープコントローラ
- 1 5 0 スコープ側 I / F
- 2 0 0 電子内視鏡用プロセッサ
- 2 0 2 システムコントローラ
- 2 0 6 タイミングコントローラ
- 2 2 0 画像処理ユニット
- 2 5 0 プロセッサ側 I / F
- 2 5 1 P L L
- 2 5 2 P L L 制御部
- 2 5 3 シリアル / パラレル変換部
- 3 0 0 モニタ

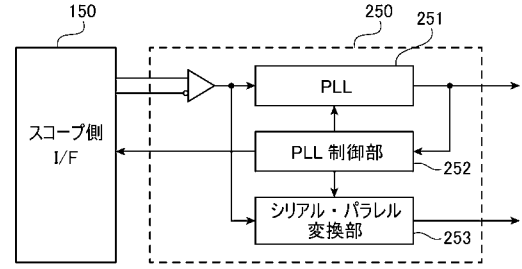
30

40

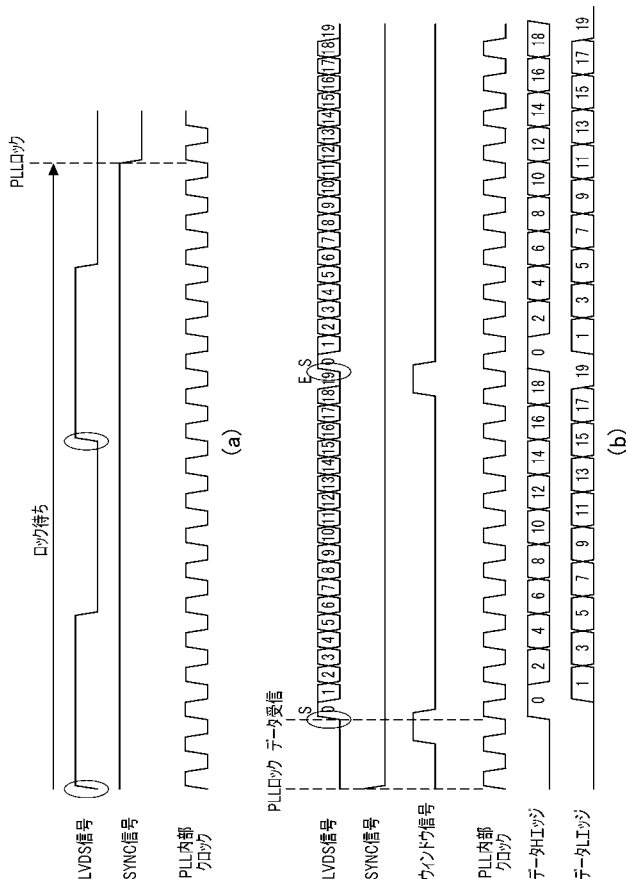
【図 1】



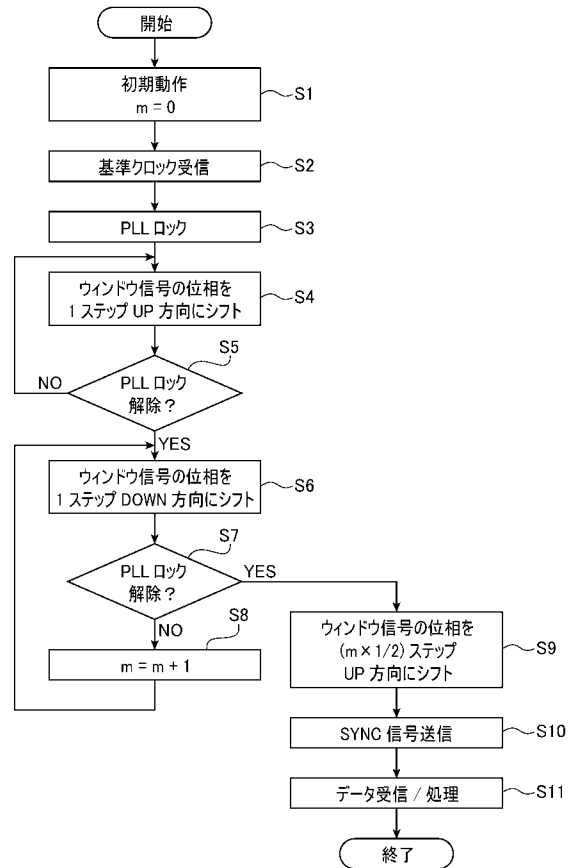
【図 2】



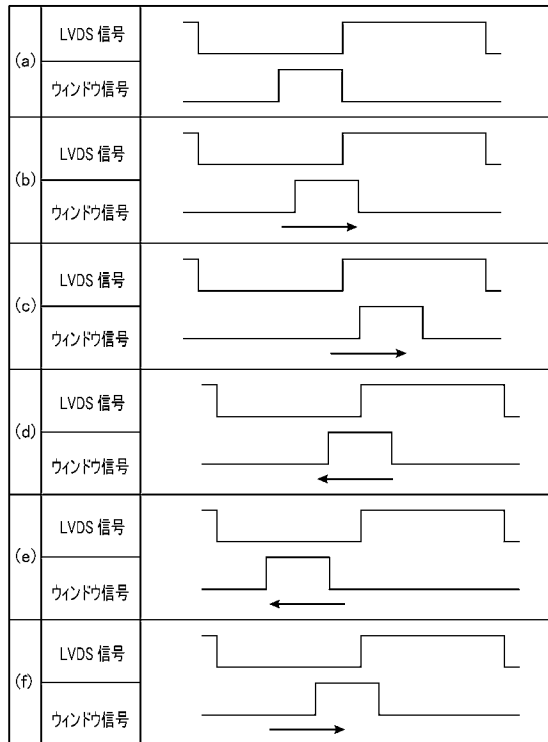
【図 3】



【図 4】



【図 5】



解决的问题：提供一种用于电子内窥镜的处理器，一种电子内窥镜系统以及一种图像处理设备，即使在LVDS信号中发生抖动时，也能够防止PLL的锁定被解锁。瞄准。一种电子内窥镜处理器，包括用于从电子内窥镜接收LVDS信号的接口，其中，该接口与LVDS信号进行相位比较，并用LVDS信号锁定PLL。它具有用于控制的PLL控制单元和用于将LVDS信号转换为并行信号的并行转换单元。此外，PLL基于LVDS信号生成窗口信号，并且PLL控制单元仅基于窗口信号的窗口位置（高区域）中的LVDS信号的上升沿来控制PLL以执行相位比较。窗口位置被设置为LVDS信号中可能包括的抖动影响较小的位置。[选型图]图1

